UNIVERSITÉ SAVOIE MONT BLANC

FPGA et processeurs reconfigurables

Composante
UFR Sciences et Montagne

En bref

- **Langues d'enseignement:** Français
- **Méthodes d'enseignement:** En présence
- **Ouvert aux étudiants en échange:** Oui

Présentation

Description

Ce module est une initiation aux SOPC (*System On Programmable Chip*). Les étudiants apprennent ainsi à utiliser un processeur implémenté dans un FPGA.

Objectifs

Concevoir et appréhender des systèmes complexes à base de FPGA.

Savoir utiliser des IPs et des processeurs reconfigurables.

Maîtriser la conception de circuits numériques synchrones.

Heures d'enseignement

FPGA et processeurs reconfigurables - CM	Cours Magistral	10,5h
FPGA et processeurs reconfigurables - TD	Travaux Dirigés	9h
FPGA et processeurs reconfigurables - TP	Travaux Pratiques	12h

Informations non contractuelles.
Dernière mise à jour le 26 octobre 2021

MINISTÈRE DE L'ENSEIGNEMENT SUPÉRIEUR, DE LA RECHERCHE ET DE L'INNOVATION
Liberté
Égalité
Fraternité

Pré-requis obligatoires

Notions de VHDL.

Connaissances sur l'architecture d'un FPGA.

Maitrise du fonctionnement d'un processeur.

Plan du cours

1. Rappels de VHDL
2. Méthodologie de conception synchrone
3. Microprocesseurs (architecture et performances)
4. Design re-use (IP, exemples de processeurs reconfigurables, bus d'interfaçage et operating system)
5. V. Processeur NIOS II (architecture et jeu d'instruction)

Compétences visées

Concevoir et réaliser une application sur SOPC (*System On Programmable Chip*) :

- Implémenter un système à base de NIOS II dans un FPGA

- Ecrire des programmes en assembleur et en C pouvant tourner sur NIOS II

Infos pratiques

Lieux

- Le Bourget-du-Lac (73)

Campus

- Le Bourget-du-Lac / campus Savoie Technolac

Informations non contractuelles.
Dernière mise à jour le 26 octobre 2021