

Circuits reconfigurables FPGA (ETRS504_ESET)



Composante
UFR Sciences
et Montagne

En bref

- > **Langues d'enseignement:** Français
- > **Méthodes d'enseignement:** En présence
- > **Ouvert aux étudiants en échange:** Oui

Présentation

Description

Présentation des composants programmables de type FPGA.

Introduction à la syntaxe du VHDL permettant de décrire des circuits de complexité intermédiaire et de faire de la simulation de circuits.

Objectifs

Savoir utiliser les outils de synthèse logique afin de concevoir un système matériel numérique sur FPGA.

Savoir décrire des systèmes de complexité intermédiaire en VHDL.

Heures d'enseignement

CM	Cours Magistral	12h
TD	Travaux Dirigés	7,5h
TP	Travaux Pratiques	8h

Pré-requis obligatoires

Maîtrises des syntaxes de base du VHDL (ETRS501_ESET ou ETRS502_ESET).

Plan du cours

1. FPGA
 1. Composants programmables
 2. Architecture des FPGA
 3. Méthodologie de conception, flot de conception
 4. Comment choisir un FPGA ?
 2. VHDL
 1. Composant
 2. Machine à états
 3. Règles de conception
 4. Simulation
 5. Compléments (fonctions, procédures, packages, ...)
-

Compétences visées

Concevoir, décrire en VHDL et implémenter dans un FPGA des circuits de complexité intermédiaire.

Bibliographie

VHDL, du langage au circuit, du circuit au langage, J. Weber, M. Meaudre, Dunod

Initiation au VHDL, M. Aumiaux, Dunod (plus disponible neuf)

Circuits numériques et synthèse logique, un outil : VHDL, J. Weber, M. Meaudre

<http://www.iutenligne.net/ressources/electronique/weber/vhdl/index.html>

VHDL made easy ! D. Pellerin, D. Taylor

Libellé court : ETRS504_ESET

Nature : MODL

Infos pratiques

Lieux

➤ Le Bourget-du-Lac (73)

Campus

➤ Le Bourget-du-Lac / campus Savoie Technolac

Contacts

Responsable du cours

Emilie Herault

☎ +33 4 79 75 94 68

✉ Emilie.Herault@univ-savoie.fr